



Q/YXKJ

深圳溢鑫科技研发有限公司企业标准

Q/YXKJ-005-2024

三维石墨烯薄膜 IDE 电分析检测卡 3D Graphene Thin-Film IDE Electroanalytical Testing Card

2024-02-26 发布

2024-03-01 实施

深圳市溢鑫科技研发有限公司

发布



Q/YXKJ-005-2024

前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

本文件由深圳市溢鑫科技研发有限公司提出并归口。

本文件由深圳市溢鑫科技研发有限公司起草。

本文件主要起草人：李笑笑、石柳婷、张伟鹏、钟琴华、赵鑫。

本文件为首次发布。

企业标准信息公共服务平台
公开
2024年02月27日 11点50分



三维石墨烯薄膜 IDE 电分析检测卡

1 范围

本文件规定了硬质芯片与多层复合板封装而成的 IDE 电分析检测卡。其芯片用三维石墨烯薄膜材料作为电极电路的功能材料。工作电极区可被功能化高分子、生物分子修饰、偶联、标记。该检测卡的术语和定义、产品分类、要求、试验方法、检验规则以及标志、包装、运输和贮存等内容如下。

本文件适用于三维石墨烯薄膜 IDE 电分析检测卡的定性判断、性能测定。

2 规范引用文件

下列文件对于本文件的应用是必不可少的。凡是注日期的引用文件,仅注日期的版本适用于本文件。凡是不注日期的引用文件,其最新版本(包括所有的修改版)适用于本文件。

GB/T 30544.13-2018 纳米科技 术语 第 13 部分: 石墨烯及相关二维材料

Jianzhong Wu, Understanding the Electric Double-Layer Structure, Capacitance, and Charging Dynamics, 2022, Chemical Reviews

3 术语和定义

下列术语定义适用于本文件。

3.1

石墨烯 graphene

由一个碳原子与周围三个近邻碳原子结合形成蜂窝状结构的碳原子单层。

3.2

三维石墨烯 3D graphene;

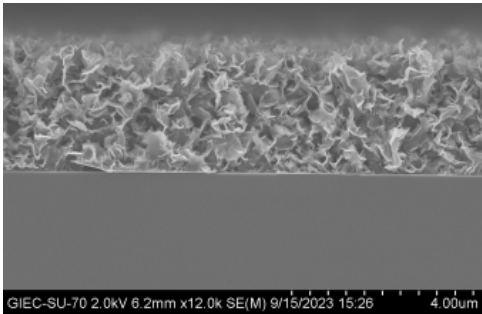
原位生长的堆叠于基底材料表面的少层石墨烯。

3.3

三维石墨烯薄膜 3D graphene thin-film;

三维石墨烯薄膜是一种由垂直于基材表面,在平面和自由空间折叠、皱折、倾斜,具有空间折叠和等级化结构的少层石墨烯群体,互相搭接、覆盖于基材表面、形成纳米至微米尺度的不规则排列阵列的孔道结构的复杂碳纳米薄膜。

三维石墨烯薄膜形态如下图：



3.4

三维石墨烯薄膜芯片 3D graphene thin-film chips

以三维石墨烯薄膜材料为基础，进行激光雕刻或其他工艺图案化（根据需要加工参比电极），形成的一种带硬质基底材料（如陶瓷、石英玻璃、硅片）的三维石墨烯薄膜芯片。

3.5

三维石墨烯薄膜 IDE 电分析检测卡 3D graphene thin-film IDE electroanalytical testing card

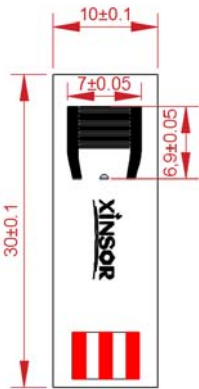
工作电极和对电极为对称雕刻为叉指状的三维石墨烯薄膜材料，参比电极为 Ag/AgCl 混合浆料。硬质芯片通过特定封装工艺与多层高分子复合板结合成为 IDE 电分析检测卡。

4 产品要求

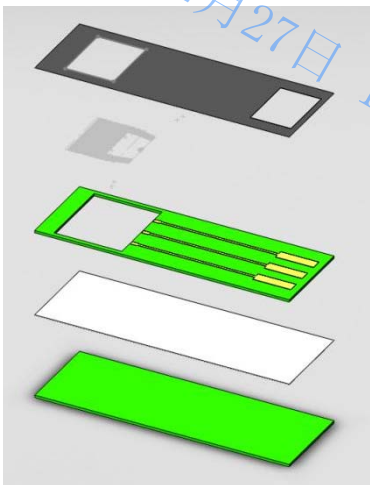
4.1 外观

检测卡正反面呈黑色，金手指部位为通用型适配插头（为电极芯片与数据采集端连通），黑底白字 LOGO，芯片贴合于载板上，工作电极和对电极为黑色薄膜，参比电极为银色。

主线宽1.0、叉指宽0.1、叉指间距0.1



平面设计图



叠层图



实物图

4.2 技术指标

序号	项 目	技术指标
1	硬质芯片	基底材料：陶瓷/石英玻璃/硅片； 三维石墨烯薄膜：表面无擦伤/划伤/断裂/脏污/氧化
2	复合封装板	载板无明显色差、翘曲形变，印刷字迹清晰 防水膜压合不脱胶
3	芯片表面图案化	图案化形状与设计一致
4	尺寸大小及精度，mm	见上平面设计图
5	工作电极三维石墨烯薄膜厚度， μm	2 ± 0.2
6	电路特性， $\text{M}\Omega$	各电极间绝缘电阻 ≥ 20
7	电极导线电阻， Ω	≤ 5
8	CV 积分面积， $\mu\text{A}\cdot\text{V}$	≤ 5
9	RSD(批间 CV 积分面积)，%	≤ 20
10	EIS 测试 $Q1/RQ$ ， μT	≤ 50
11	RSD(批间 EIS 测试 $Q1/RQ$)，%	≤ 20
备注：1.电极导线电阻：测量金手指到电极薄膜边界部位银浆间电阻； 2.CV\EIS 测试采用有机体系测试。		

5 测试方法

5.1 硬质芯片、复合封装板、芯片表面图案化

用 CCD 视觉检测手段，检查表面缺陷（擦伤、划伤、断裂、脏污、氧化）；眼睛目测载板有无明显色差、翘曲形变，印刷字迹是否清晰，防水膜压合不脱胶；图案化形状与设计是否一致。

5.2 尺寸大小及精度

使用二次元影像仪，进行尺寸检测，确认是否符合设计标准。

5.3 三维石墨烯薄膜厚度

参照《Q/YXKJ-001-2021 直立石墨烯薄膜》附录 B 的规定进行测定。

5.4 电路特性、电极导线电阻

使用欧姆表或四线飞针机等设备测量电阻，确认导通及绝缘性能符合规定要求。

5.5 CV 积分面积及其 RSD、EIS 测试 $Q1/RQ$ 及其 RSD

按照附录 A 的规定进行测定。



6 检验规则

6.1 检验分类

产品检验分为出厂检验和型式检验。

6.2 出厂检验

6.2.1 检验项目

除项目 5（工作电极三维石墨烯薄膜厚度）的其余项目。

6.2.2 批次

以相同材料、相同生产工艺、相同规格生产的产品为一批次。

6.2.3 抽样

同一批次产品外观形貌，检查项目 1-3 为全检；项目 6-7 导通及绝缘性能全检；项目 4 尺寸精度及 8-11 电化学测试为抽样测试，抽样标准按数量的 2%进行检验。

6.2.4 判定规则

全部样品的相关测试均合格，则本批次产品合格。

6.3 型式检验

6.3.1 检验项目

有下列情况之一时应进行型式检验，检验项目为 4.2 规定的全部项目：

- (a) 长期停产，恢复生产时；
- (b) 原料变化或改变主要生产工艺，可能影响产品质量时；
- (c) 国家质量监督机构提出进行型式检验要求时；
- (d) 出厂检验与上次型式检验有大差异时；
- (e) 正常生产时，每年至少一次的周期性检验。

6.3.2 批次

以相同材料、相同生产工艺、相同规格生产的材料为一批次。

6.3.3 抽样

当出现 6.3.1 中(a)~(e)情况时，抽检一批次。

6.3.4 判定规则

针对组批中抽检出一批次，其所有样品的全部检验项目均合格，则整组批样品合格。



7 标志、包装和贮存

7.1 标志

本产品出厂时应附有产品合格证，在包装明显位置应有产品名称、批号、数量、厂名及商标等关键信息及印有“小心轻放”、“请勿倒置”、“注意防潮”等图形或字样。

7.2 包装

7.2.1 三维石墨烯薄膜 IDE 电分析检测卡产品

产品使用专用吸塑托盘盒包装，整体放置于透明真空袋密封袋中，配湿度指示卡及干燥剂。

7.2.2 外包装

外包装盒有厂名、商标、产品型号信息。

7.3 运输

产品装、卸、运输过程中要轻拿轻放，不得挤压、碰撞。

7.4 贮存

产品应贮存在无有害气体、干燥、洁净的室内，注意防压损。



附录 A

(规范性)

电化学性能测试

A.1 原理

A.1.1 循环伏安法 (CV)

一种常用的电化学研究方法，其控制电极电势以不同的速率，随时间以三角波形一次或多次反复扫描，电势范围是使电极上能交替发生不同的还原和氧化反应，并记录电流-电势曲线。根据曲线形状可以判断电极反应的可逆程度，中间体、相界吸附或新相形成的可能性，以及偶联化学反应的性质等。常用来测量电极反应参数，判断其控制步骤和反应机理，并观察整个电势扫描范围内可发生哪些反应，及其性质如何。循环伏安法中电压扫描速度可从每秒钟数毫伏到 1 伏。

A.1.2 电化学阻抗谱 (交流阻抗法 EIS)

电化学测试技术中一类十分重要的方法，是研究电极过程动力学和表面现象的重要手段。特别是近年来，由于频率响应分析仪的快速发展，交流阻抗的测试精度越来越高，超低频信号阻抗谱也具有良好的重现性，再加上计算机技术的进步，对阻抗谱解析的自动化程度越来越高，这就使我们能更好的理解电极表面双电层结构，活化钝化膜转换，孔蚀的诱发、发展、终止以及活性物质的吸脱附过程；

其原理是：给电化学系统施加一个频率不同的小振幅的交流正弦电势波，测量交流电势与电流信号的比值（系统的阻抗）随正弦波频率 ω 的变化，或者是阻抗的相位角 ϕ 随 ω 的变化。通常作为扰动信号的电势正弦波的幅度在 5mV 左右，一般不超过 10mV。

参考 Jianzhong Wu, Understanding the Electric Double-Layer Structure, Capacitance, and Charging Dynamics, 2022, Chemical Reviews。

A.2 仪器与设备

A.2.1 电化学工作站

A.3 循环伏安法及交流阻抗法测试

A.3.1 样品测试

样品测试前，搭建好电极与工作站的连接后即可置入电解液进行测试。相关参数如下，依次测试 EIS、CV：

- 1) 电化学测试电解液：0.1M 四丁基四氟硼酸铵溶液（溶剂为 DMF）。
- 2) CV 测试参数：测试范围：-1~1V、扫描速率：100mv/s、扫描圈数 2 圈，以第二圈数据为准；分别测试 2 电极（参比接对电极上 VS 工作电极）和 3 电极接法；相关测试图例见 A.5 部分。
- 3) EIS 测试参数：接三电极，扫描范围：0.1Hz-100KHz、初始电位：稳定后的开路电位，扰动电压振幅 10mv。相关测试图例见 A.5 部分。

A.3.2 结果计算

循环伏安测试结果计算：根据单个电极测 CV 测试结果，取第 2 圈测试数据计算积分面积值，以多个电极的积分面积值计算其相对标准偏差 RSD 值；

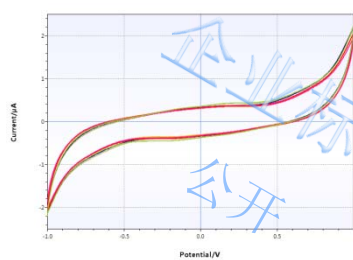
交流阻抗测试结果计算：根据单个电极测 EIS 测试 Nyquist 图结果，使用 RQ 简易等效电路模型，进行拟合，得到 Q1 值，以多个电极的 Q1 值计算其相对标准偏差 RSD 值；

A.4 试验报告

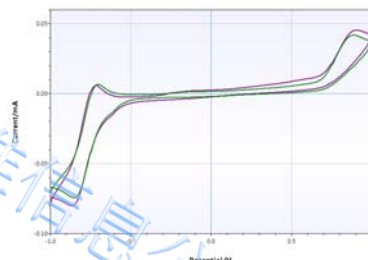
应包含以下内容：

- 样品名称、生产批号、测试日期、时间、地点、试验使用仪器型号和操作人员等；
- 分析结果及表示方法；
- 在测定中观察到的异常现象；
- 任何不包括在本标准中的操作或是自由选择的试验条件。

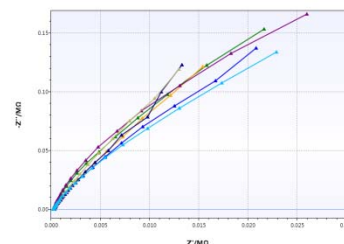
A.5 测试典型图



2 电极测试 CV 典型图



3 电极测试 CV 典型图



EIS 测试 Nyquist 典型图